



INF2031L

ARCHI : Architecture des ordinateurs

TP

2025 – 2026

Table des matières

1	LOGISIM- Circuits combinatoires part. 1	3
1.1	Démarrage	3
1.2	Circuits combinatoires de base	3
1.3	Dépassements en C	4
1.4	Circuits combinatoires	4
2	LOGISIM- Circuits combinatoires part. 2	6
2.1	Quelques éléments du processeur LC-3	6
2.2	Additionneurs	6
3	LOGISIM- Circuits séquentiels, registres, mémoire	8
3.1	Bascules	8
3.2	Registres, compteurs et mémoire	8
3.3	Banc de registre	8
3.4	Reconnaissance de séquence	9
4	PENNSIM- Prise en main, introduction à l'architecture LC-3	10
4.1	Jouons avec le simulateur de LC-3	10
4.2	Écriture et simulation de programmes en langage d'assemblage LC-3	12
5	PENNSIM- Programmation, routines	13
5.1	Programmes plus complexes en langage d'assemblage LC-3	13
5.2	Entrées - sorties	14
6	Construisons le LC-3 - partie 1	15
6.1	Le circuit LC-3	15
6.2	L'unité arithmétique et logique	16
6.3	Exécution des instructions arithmétiques	17
6.4	Pour la suite.	18
7	Construisons le LC-3 - partie 2	19
7.1	Décodage des instructions	19
7.2	Instructions d'accès mémoire	19
7.3	Instructions de branchement et saut	20
A	Documentation	21
A.1	Références	21
A.2	Mémos pour la programmation du LC3	21

TP 1

LOGISIM- Circuits combinatoires part. 1

Fichiers fournis : tp1_comp2etu.c

1.1 Démarrage

Page web de LOGISIM : <http://www.cburch.com/logisim/>.

EXERCICE 1 ► Mise en route

On part du principe ici que les TPs sont réalisés sous Linux, même s'il est possible de les faire sous Windows (il faut dans ce cas savoir se débrouiller avec la ligne de commande de Windows, et il suffira d'adapter les commandes utilisées sous Linux).

Créez un répertoire sur votre compte pour les TP d'ARCHI.

Télécharger `logisim-generic-2.7.1.jar` sur

<http://sylvain.brandel.pages.univ-lyon1.fr/archi/logisim-generic-2.7.1.jar> (ou sur la page web de LOGISIM) et mettez-le dans votre répertoire de TP.

Vous lancerez le logiciel en entrant la commande `java -jar logisim-generic-2.7.1.jar` dans un terminal. Il est également possible de double-cliquer sur le fichier `logisim-generic-2.7.1.jar` depuis une fenêtre de navigation dans le système de fichier, mais dans ce cas il faudra préciser le chemin du répertoire dans lequel les fichiers seront sauvegardés.

Créez un répertoire pour le TP1, puis réalisez le tutoriel "Beginner's tutorial" disponible sur la page de LOGISIM

Vous n'oublierez pas *dès la création de la première porte logique* de sauvegarder votre fichier, et de taper `Ctrl+s` régulièrement. Vous ne passerez pas trop de temps sur ce Tutoriel (une demi-heure maximum).

1.2 Circuits combinatoires de base

Testez soigneusement et pas-à-pas tous vos circuits!

EXERCICE 2 ► Multiplexeurs/décodeurs

Dans un nouveau fichier :

- Réalisez un décodeur 3 bits vers 8 bits. Testez. *On utilisera des portes (Gates) And à 3 entrées.*
- Comparez le comportement avec un décodeur de la librairie. Testez avec une source (Pin carré) 3 bits, un afficheur (Pin rond) 8 bits, et un Splitter (Fan Out à 8 et BitWidthIn à 8) pour relier la sortie du décodeur à l'affichage 8 bits.
- Réalisez un multiplexeur 2 bits vers 1 bit. Comparez avec un multiplexeur de la librairie.

EXERCICE 3 ► Circuits à construire

En commençant par écrire la table de vérité des fonctions booléennes désirées, construisez les circuits suivants¹ :

- **Encodeur octal** : c'est un circuit à 8 entrées e_7, \dots, e_0 et à trois sorties s_2, s_1, s_0 . Si e_i est à 1, on veut que $(s_2 s_1 s_0)_2 = i$. On suppose qu'un seul des e_i est à 1.
- **Parité impaire** sur 3 bits : c'est un circuit à 3 entrées et une sortie qui vaut 1 si et seulement si le nombre des entrées à 1 est impair.

1. Ces deux exercices sont aussi dans le cahier de TD.

1.3 Dépassements en C

EXERCICE 4 ► Dépassement de capacité en complément à 2

Récupérez le fichier `tp1_comp2etu.c` sur la page web du cours. En supposant qu'un char prend un octet et un short 2 octets, prédites le comportement de ce programme à l'exécution. Vérifiez.

```

1  #include <stdio.h>
   #include <stdlib.h>

   int main() {
       unsigned char uc1, uc2, uc3;
6   signed char sc1, sc2, sc3;

       printf("Taille de unsigned char : %u octet(s)\n", sizeof(char));
       printf("Taille de signed char : %u octet(s)\n\n", sizeof(char));

11  uc1 = 200;
       uc2 = 60;
       uc3 = uc1 + uc2;
       printf("(unsigned char) uc1=%4d, uc2=%4d, uc1+uc2=%4d\n",
              uc1, uc2, uc3);

16  sc1 = 100;
       sc2 = 60;
       sc3 = sc1+sc2;
       printf("(signed char) sc1=%4d, sc2=%4d, sc1+sc2=%4d\n",
              sc1, sc2, sc3);

21  sc1 = -100;
       sc2 = -60;
       sc3 = sc1+sc2;
       printf("(signed char) sc1=%4d, sc2=%4d, sc1+sc2=%4d\n",
              sc1, sc2, sc3);

26  return 0;
   }

```

1.4 Circuits combinatoires

EXERCICE 5 ► Une calculatrice à PGCD

Nous allons construire un circuit qui réalise le calcul du PGCD pour les entiers positifs (8 bits). La figure 1.1 vous fournit une définition et un programme C pour ce calcul.

“En arithmétique élémentaire, le plus grand commun diviseur, abrégé en général PGCD, de deux nombres entiers naturels non nuls est le plus grand entier qui divise simultanément ces deux entiers. Par exemple le PGCD de 20 et 30 est 10. En effet, leurs diviseurs communs sont 1, 2, 5 et 10.”

Listing 1.1 – 'Afficherec.asm'

```

int gcd(int x, int y){
    while (x != y){
        if (x<y) y=y-x;
        else   x=x-y;
    }
    return x;
}

```

FIGURE 1.1 – Documentation pour le PGCD (Wikipédia)

- Quel est le pgcd de 12 et 8?
- Expliquez la différence entre cet algorithme et celui que vous connaissez pour calculer le pgcd?

Pour vous simplifier la vie, nous vous fournissons un circuit (figure 1.2) qui possède déjà les composants de données et de calcul. Nous n'aurez plus qu'à ajouter les composants de contrôle.

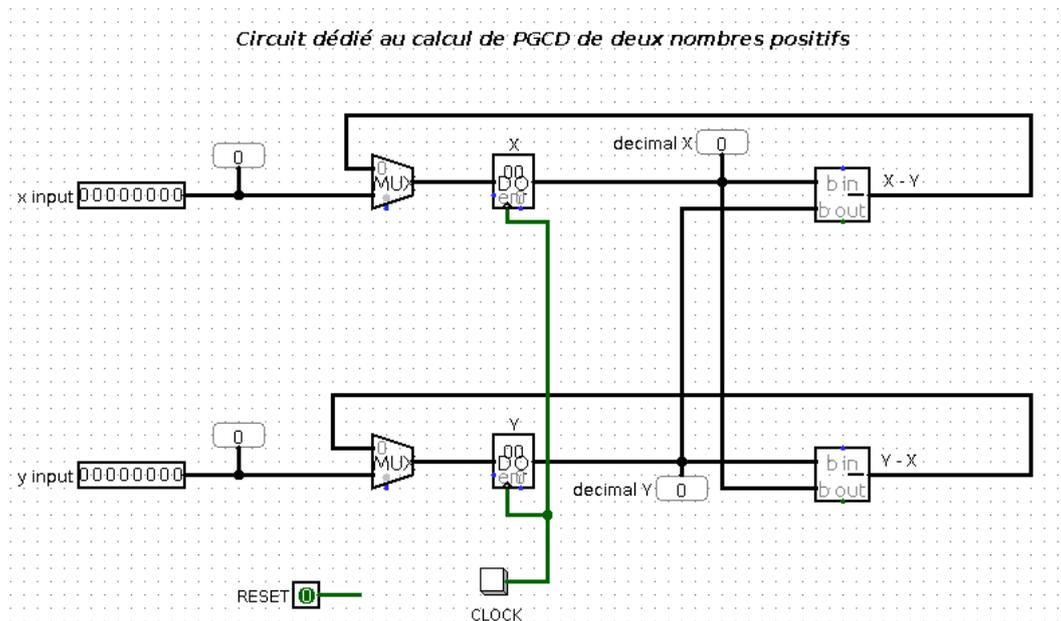


FIGURE 1.2 – Le circuit fourni

- Sur la page web du cours, téléchargez le circuit `tp1_pgcdetu.circ`.
- Observez le circuit : les entrées de gauche seront utilisées pour rentrer les valeurs initiales pour x et y (en binaire). Des sondes (Probe) décimales ont été ajoutées pour pouvoir lire ces valeurs en base 10 (ainsi que les valeurs en sortie des registres).
- Remarquez bien qu'un "tick" d'horloge effectue 1 étape dans le calcul, *le calcul n'est pas instantané!*
- Rajoutez les composants de contrôle : quand les entrées sont disponibles, l'entrée (Pin) `reset=1` doit permettre d'initialiser les registres X et Y avec ces valeurs (au premier appui sur `clock`). Ensuite, on remettra l'entrée `reset` à 0. Puis chaque appui du bouton `clock` cause l'exécution d'une étape de l'algorithme. Une fois que le PGCD est trouvé, plus aucun changement ne doit arriver. *On pourra judicieusement se poser les deux questions suivantes : quelles sont les conditions de sélection de l'entrée 1 du multiplexeur du haut (resp. du bas)? Quelles sont les conditions d'écriture de chacun des registres (entrée Enable)?*
- Vérifiez avec $x = 42$ et $y = 56$. Le PGCD trouvé est?

TP 2

LOGISIM- Circuits combinatoires part. 2

Fichiers fournis : tp2_aluetu.circ.

2.1 Quelques éléments du processeur LC-3

Dans la suite du cours, nous allons construire un petit processeur pédagogique, le LC-3. Nous prenons de l'avance dans ce TP en construisant quelques sous-circuits que nous assemblerons ensemble dans un prochain TP.

EXERCICE 1 ► ALU LC-3

Récupérez sur la page web du cours le fichier `tp2_aluetu.circ` et testez-le pour savoir ce qu'il fait. Remplissez les cases vides du tableau suivant avec des formules dépendant des entrées `Input1`, `Input2` et `Cst` :

$e_2/UseCst$	0	1
(00)		
(01)		
(10)		
(11)		

EXERCICE 2 ► NZP LC-3

Dans un nouvel onglet du fichier précédent (nommé NZP), créez un circuit qui prend une entrée 16 bits nommée `RES` considérée en complément à 2 sur 16 bits, et qui en sortie a un "Pin" 3 bits nommé NZP. Le bit de poids faible (`P`) est égal à 1 ssi $RES > 0$, le bit du milieu (`Z`) est égal à 1 ssi $RES = 0$, et le bit de poids fort est à 1 ssi $RES < 0$. Testez bien.

EXERCICE 3 ► Extensions de signe

D'après un des exercices de TD, l'extension de signe en complément à 2 se fait en dupliquant le bit de poids fort autant de fois que nécessaire. Créez dans un même fichier deux onglets différents :

- Dans un onglet appelé `Ext8vers16`, construisez un sous-circuit pour l'extension de signe d'un entier codé en complément à 2 sur 8 bits vers 16 bits. Testez le sous-circuit dans un onglet `Brouillon`.
- Comparez votre sous-circuit `Ext8vers16` avec le composant `BitExtender` de la librairie (dans `Wiring`).

2.2 Additionneurs

EXERCICE 4 ► Additionneurs à propagation simple de retenue

Dans un nouveau fichier :

- Réalisez l'additionneur 1 bit à retenue du cours et testez-le.
- Regardez dans la documentation comment fonctionne l'encapsulation (`Subcircuits`). Nommez l'additionneur 1 bit "FA1" et utilisez le pour réaliser un additionneur 4 bits.
- Utilisez l'additionneur 8 bits de la librairie (`Arithmetic->Adder`) avec des "constantes" (`Wiring->Constant`) en entrée de l'addition et un afficheur (`Probe`) 8 bits en sortie. On vérifiera que $(80)_{16} + (8C)_{16} = (00001100)_2$ (et 1 de retenue).
- En utilisant cet additionneur 8 bits (et les multiplexeurs de la librairie), réalisez un additionneur-soustracteur 8 bits, qui calcule $a - b$ ou $a + b$ suivant la valeur d'un bit de contrôle c . Vous n'avez pas le droit de dupliquer l'additionneur (vous pouvez vous reporter à l'exercice correspondant du cahier de TD).
- Réalisez un **ALU 8 bits** capable de faire une addition, une soustraction et un test d'égalité. L'opération sera choisie avec un signal qui vaut 00 pour une addition, 01 pour une soustraction et 10 pour un test d'égalité. On remarquera que c'est une modification mineure du circuit précédent.

EXERCICE 5 ► Additionneur à propagation rapide de retenue - sélection de retenue

L'inconvénient des additionneurs 8 bits en cascade est que chaque additionneur 1 bit doit attendre que sa retenue entrante soit disponible pour réaliser l'opération. Un additionneur 8 bits a donc un temps de traversée égal à 8 fois le temps de traversée d'un additionneur 1 bit. Un additionneur à sélection de retenue (*carry select*) peut être construit en utilisant le temps de traversée d'un additionneur 4 bits (utilisé pour additionner les 2×4 bits de poids faible) pour précalculer les deux résultats possibles de l'addition des 2×4 bits de poids forts (l'un avec une retenue entrante égale à 1, l'autre avec une retenue entrante nulle). Un multiplexeur est utilisé pour sélectionner le bon résultat lorsque la retenue entrante est finalement connue.

Réalisez un tel additionneur en utilisant l'additionneurs 4 bits de la question précédente.

EXERCICE 6 ► Additionneur à propagation rapide de retenue - anticipation de retenue

Nous avons vu précédemment l'additionneur à sélection de retenue. Ce circuit est rapide mais présente deux inconvénients :

- Le résultat d'un des deux additionneurs des bits de poids forts n'est pas utilisé,
- Deux multiplexeurs sont nécessaires pour le résultat de l'addition des bits de poids forts et pour la retenue sortante.

La surface utilisée est donc plus grande, d'où une plus grande consommation électrique et plus de chaleur produite.

Dans cet exercice nous allons réaliser un additionneur 8 bits à anticipation de retenue.

En vous inspirant du cours,

- Reprenez un additionneur complet 1 bit de l'exercice sur l'additionneur à propagation simple de retenue et ajoutez les sorties de génération et de propagation de retenue;
- Créez un additionneur 4 bits avec circuit d'anticipation de retenue;
- Créez un additionneur 8 bits couplant deux additionneurs 4 bits avec circuits d'anticipation de retenue, la retenue entrante de l'additionneur des bits de poids forts étant la sortie du circuit anticipateur de retenue de l'additionneur des bits de poids faibles;
- Comparez les temps de passage avec l'additionneur 8 bits à sélection de retenue.

TP 3

LOGISIM- Circuits séquentiels, registres, mémoire

3.1 Bascules

EXERCICE 1 ► Bascules

Le but est de bien comprendre le principe des **bascules D (flip-flop)**.

- Montez une **bascule D (flip-flop)** de la librairie (en mode front montant *Rising Edge* puis testez son comportement. Montez ensuite deux bascules D **en série** en les reliant au même signal d'horloge ; vérifiez le comportement sur deux cycles d'horloge successifs.
- Construisez un **chenillard à 5 leds** en utilisant 5 bascules D montées en série. Le principe est qu'à chaque cycle d'horloge, une seule led est allumée, et la led allumée est décalée d'un cran vers la droite à chaque cycle d'horloge. Le cycle suivant l'allumage de la led 5, c'est la led 1 qui doit de nouveau être allumée. Testez votre circuit.

3.2 Registres, compteurs et mémoire

EXERCICE 2 ► Registre

Un registre n -bits est une mémoire constituée d'un assemblage en parallèle de bascules D. Construisez un **registre 4 bits**, que vous testerez, puis que vous comparerez avec celui de la bibliothèque (toujours sur front montant).

EXERCICE 3 ► Compteur

Réalisez un **compteur 4 bits** en utilisant les outils suivants de la bibliothèque : un registre 4 bits et un additionneur. Testez en mettant une horloge, avec l'option `Simulate->Ticks Enabled`, puis ajoutez un signal reset qui permet de remettre le compteur à 0.

EXERCICE 4 ► Utilisation de la RAM

En vous aidant de la documentation :

- Instanciez une **RAM** avec adressage 4 bits et contenu 8 bits (en mode `One synchronous load/store port`, comme dans le cours).
- Faites la fonctionner en lecture. Pour remplir la mémoire avant de tester la lecture, on pourra faire un clic droit sur le composant de mémoire, puis `Edit Contents`. Il n'est pas nécessaire de sauvegarder le contenu de la mémoire dans un fichier.
- Dans un autre onglet, faire fonctionner une mémoire en écriture.
- Comment faire pour faire fonctionner la même mémoire en écriture et en lecture? *On pourra judicieusement regarder le cours, la documentation de la RAM ainsi que le composant `Buffer`.*
- Modifiez votre circuit de manière à ce qu'il affiche successivement (dans deux afficheurs hexadécimaux) le contenu de chaque case de la mémoire. Pour cela, vous utiliserez un compteur 4 bits, et à chaque cycle d'horloge votre circuit affichera le contenu de la case mémoire dont l'adresse est donnée par le compteur.

On peut aussi utiliser un composant `Probe` et afficher en Hexa directement.

3.3 Banc de registre

EXERCICE 5 ► Banc de registres

Construisez un **banc de registres, avec 4 registres 4 bits** capable de lire deux registres et d'écrire un registre. On commencera par se poser la question du nombre d'entrées et de sorties d'un tel circuit.

3.4 Reconnaissance de séquence

EXERCICE 6 ► Un automate reconnaisseur

Construisez en LOGISIM un automate séquentiel reconnaissant le motif 111 : la sortie doit être à 1 sur un cycle si, lors des trois cycles précédents, l'entrée était à 1 (en tout cas sur le front montant de l'horloge, en fin de cycle). On utilisera la méthodologie suivante :

- Décrivez la machine voulue en langage courant. *En particulier, que veut dire "reconnaître"?*
- Quelles sont les entrées et les sorties de l'automate à construire?
- Dessinez un automate équivalent au circuit à construire.
- Construisez la table de vérité du circuit. *L'état suivant est calculé à partir de l'état courant et de l'entrée, et la sortie est calculée à partir de l'état courant uniquement.*
- Dessinez sur papier le circuit.
- Dessinez avec LOGISIM et testez (ce n'est pas si simple!)
- Dans un autre onglet, construisez un circuit qui utilise des flips-flops pour se rappeler de 3 valeurs successives de l'entrée.
- Testez l'égalité fonctionnelle de ces deux circuits.

TP 4

PENNSIM- Prise en main, introduction à l'architecture LC-3

Nous allons utiliser le simulateur LC-3 nommé PennSim dont la documentation est disponible à l'adresse :

<http://castle.eiu.edu/~mathcs/mat3670/index/Webview/pennsim-guide.html>

Fichiers fournis : tp4_add_simple.asm, tp4_puts.asm, tp4_bin.asm, tp4_puts2.asm, tp4_loop.asm, lc3os.asm

Téléchargez PennSim.jar sur <http://sylvain.brandel.pages.univ-lyon1.fr/archi/PennSim.jar> (ou sur la page web de PENNSIM) et mettez-le dans votre répertoire de TP. Le programme se lance de la même manière que LOGISIM (cf. Chapitre 1).

4.1 Jouons avec le simulateur de LC-3

EXERCICE 1 ► Installation, documentation

Commencez par récupérer tp4_add_simple.asm et tp4_puts.asm.

1. Lisez rapidement, mais attentivement, la documentation en ligne du logiciel.
2. Assemblez, chargez et exécutez pas-à-pas le programme de test tp4_add_simple.asm rappelé ci-dessous. Comme nous n'avons pas chargé l'OS, il faut amener PC à la première adresse du programme à l'aide de la commande `set PC x3000`. Observez l'évolution de l'état des registres et de la mémoire au cours de l'exécution du programme. Pourquoi est-il possible d'exécuter ainsi le programme sans charger l'OS?

Listing 4.1 – tp4_add_simple.asm

```
.ORIG X3000      ; spécifie l'adresse de chargement du programme
LD R1,a
LD R2,b
ADD R0,R1,R2
5  ADD R0,R0,-1
  ST R0, r
stop: BR stop      ; bloque l'exécution ici (boucle sur soi-même)
r:    .BLKW 1
a:    .FILL 10
10 b:  .FILL 6
.END
```

3. Remettez le simulateur à zéro avec la commande `reset`. Assemblez et chargez l'OS, puis le programme tp4_puts.asm. Exécutez pas-à-pas le programme, et observez bien l'exécution de l'appel système PUTS : à quel programme appartiennent les instructions exécutées?

Listing 4.2 – tp4_puts.asm

```
.ORIG X3000      ; spécifie l'adresse de chargement du programme
LEA R0,chaine
PUTS
HALT              ; rend la main à l'OS
5 chaine: .STRINGZ "hello\n"
.END
```

EXERCICE 2 ► Exécution d'un programme en langage machine

Soit le programme suivant, écrit en langage machine dans le langage machine du LC-3 (fichier `tp4_bin.asm`) :

Listing 4.3 – `tp4_bin.asm`

```

.Orig X3000      ; where to load the program in memory
.FILL x5020
.FILL x1221
.FILL xE404
5 .FILL x6681
.FILL x1262
.FILL x16FF
.FILL x03FD
.FILL xF025
10 .FILL x0006
.END

```

Le décodage de ce programme se trouve Figure 4.1. Parcourez rapidement ce décodage et répondez aux questions suivantes :

- À l'aide de quelles instructions récupère-t-on une donnée en mémoire dans ce programme?
- Pouvait-on faire autrement?
- Comment est réalisé le saut de compteur de programme pour réaliser la boucle?
- Que deviennent les labels dans le programme assemblé?

Ensuite, assemblez et lancez la simulation pas à pas sur le fichier `tp4_bin.asm`. Bien que l'on ait "assemblé" à la main, il faut quand-même effectuer avec la commande `as` la transformation en un fichier objet `.obj`. Suivez bien toutes les étapes lors d'une exécution pas-à-pas du programme. On remarquera que le simulateur LC-3 donne l'équivalent en langage d'assemblage des instructions machine considérées.

Adresse	Contenu	Contenu binaire	Détails des instructions	pseudo-code
x3000	x5020	0101 000 000 1 00000	AND R0, R0, 0	$R_0 \leftarrow R_0 \& 0 = 0$
x3001	x1221	0001 001 000 1 00001	ADD R1, R1, 1	$R_1 \leftarrow R_0 + 1 = 1$
x3002	xE404	1110 010 0 0000 0100	LEA R2, Offset9=4	$R_2 \leftarrow x3007$ (label <code>fin</code>)
x3003	x6681	010 011 010 00 0001	LDR R3, R2, 1	$R_3 \leftarrow mem[R_2 + 1]$ (label <code>donnee</code> → x3008)
boucle:x3004	x1262	0001 001 001 1 00010	ADD R1, R1, 2	$R_1 \leftarrow R_1 + 2$
x3005	x16FF	0001 011 011 1 11111	ADD R3, R3, -1	$R_3 \leftarrow R_3 - 1$
x3006	x03FD	0000 001 1 1111 1101	BRp Offset9=-3	si $R_3 > 0$ aller à <code>boucle</code>
fin:x3007	xF025	1111 0000 0010 0101	TRAP x25	HALT
donnee:x3008	x0006	donnée	-	

FIGURE 4.1 – Un programme en binaire/hexadécimal (`tp4_bin.asm`)

Vous pouvez exécuter plusieurs fois le programme sans avoir à le recharger : pour cela, ramenez PC à l'adresse `x3000` avec `set PC x3000`. D'autre part, vous pouvez modifier le contenu de la mémoire "à la main" : il suffit d'éditer le contenu de la colonne `Value` à l'adresse dont vous souhaitez modifier le contenu. En procédant ainsi, modifiez le programme pour qu'il effectue 8 tours de boucle et qu'il a ajoute 5 à R1 à chaque itération.

EXERCICE 3 ► Assemblage à la main

Sur papier d'abord :

1. Écrivez un programme en langage d'assemblage LC-3 qui écrit 10 fois le caractère 'Z' sur l'écran.

2. Assemblez ce programme à la main, puis sur le modèle du Listing 4.3, créez un programme “pré-assemblé”.
3. Utilisez le simulateur pour tester votre programme. Attention, comme vous allez devoir faire appel au système d’exploitation du LC3, il faudra le charger en mémoire avant de tenter d’exécuter votre programme (télécharger, assembler et charger lc3os).

4.2 Écriture et simulation de programmes en langage d’assemblage LC-3

Jusqu’à présent nous avons écrit des programmes en remplissant la mémoire directement avec les codages des instructions. Nous allons maintenant écrire des programmes de manière plus simple, en écrivant les instructions en *langage d’assemblage LC-3*.

EXERCICE 4 ► Exécution d’un programme donné

Prévoyez le comportement des fichiers `tp4_puts2.asm` et `tp4_loop.asm`. Vérifiez avec le simulateur. Quelle est la différence entre les primitives PUTS et OUT, mises à votre disposition par le système d’exploitation ?

Listing 4.4 – `tp4_puts2.asm`

```

.ORG x3000      ; specify where to load the program in memory
LEA R0,HELLO
PUTS
LEA R0,COURSE
5 PUTS
HALT
HELLO: .STRINGZ "Hello, world!\n"
COURSE: .STRINGZ "Bienvenue en ARCHI\n"
.END

```

Listing 4.5 – `tp4_loop.asm`

```

.ORG x3000
LD R1,N
NOT R1,R1
ADD R1,R1,#1    ; R1 = -N
5 AND R2,R2,#0
LOOP: ADD R3,R2,R1
BRzp ELOOP
LD R0,STAR
OUT
10 ADD R2,R2,#1
BR LOOP
ELOOP: LEA R0,NEWLN
PUTS
STOP: HALT
15 N: .FILL 6
STAR: .FILL x2A      ; the character to display
NEWLN: .STRINGZ "\n"
.END

```

EXERCICE 5 ► Min et max de deux entiers

Écrivez un programme en langage d’assemblage LC-3 qui calcule le min et le max de deux entiers, et stocke le résultat à un endroit précis en mémoire, de label `min`. Testez avec différentes valeurs.

TP 5

PENNSIM- Programmation, routines

Les exercices ci-dessous seront conçus sur papier *puis* testés à l'aide du logiciel PENNSIM.

Fichiers fournis : tp5_mult6.asm, tp5_codage.asm, tp5_chaine.asm, tp5_saisie.asm

5.1 Programmes plus complexes en langage d'assemblage LC-3

EXERCICE 1 ► Multiplication par 6 des entiers d'un tableau

Dans le fichier tp5_mult6.asm, vous devez compléter la routine mul6tab pour qu'elle multiplie les entiers d'un tableau par 6 modulo 16 : en entrée R0 contient l'adresse de la première case du tableau, R1 l'adresse de la dernière case. Vous traduisez pour cela le pseudo-algorithme suivant :

```
R2 <- R0
while( R2 <= R1 ) { // (R2 <= R1) <=> (R2-R1 <= 0)
    R3 <- mem[R2];
    R3 <- 2*R3+4*R3; // R3 <- 6*R3
    R3 <- R3 & 0x000F; // R3 <- R3 modulo 16
    mem[R2] <- R3;
    R2++;
}
```

1. Qu'est-il prévu dans le programme principal du fichier source tp5_mult6.asm?
2. En utilisant uniquement R4 comme registre intermédiaire, montrez comment traduire la ligne `R3 <- 2*R3+4*R3`.
3. A la ligne `R3 <- R3 & 0x000F`, le `&` désigne le AND bit-à-bit : justifier le fait que l'opération `R3 & 0x000F` calcule bien le reste dans la division euclidienne de R3 par 16. Comment traduirez-vous cette ligne en langage d'assemblage?
4. Traduisez l'algorithme proposé. Vous pouvez utiliser R4 et/ou R5 pour les calculs intermédiaires.
5. Exécutez pas-à-pas votre programme, et assurez-vous qu'il fonctionne correctement : vérifiez que la routine multiplie bien par 6 modulo 16 les entiers du tableau!

EXERCICE 2 ► Un message codé

Récupérez le fichier tp5_codage.asm sur la page web du cours. Il s'agit de compléter la routine `dechiffre` pour qu'elle permette de déchiffrer le message qui se trouve rangé à partir de l'adresse `msg` sous la forme d'une chaîne de caractères se terminant par 0. La routine prend comme paramètres l'adresse du début du message dans R0, et la clé du chiffrement `k` dans R1. Pour décoder, la routine remplacera chacun des caractères `c` du message par $k \hat{c}$ (ou-exclusif bit-à-bit entre `k` et `c`), sauf le caractère 0 final.

1. Assemblez et exécutez une première fois le programme : quel est le message affiché?
2. Si a et b sont deux variables booléennes, on rappelle que $a \oplus b$ désigne le ou-exclusif entre a et b . En utilisant les lois de Morgan, vérifiez que

$$a \oplus b = \overline{\overline{a \cdot b}} \cdot \overline{\overline{a \cdot b}}$$

3. On suppose que R1 contient la clé et R3 un caractère du message. Donnez un morceau de code en langage d'assemblage pour remplacer R3 par $R1 \hat{R3}$, en utilisant R4 et R5 comme variables intermédiaires du calcul.
4. En utilisant R2 comme un pointeur pour parcourir le message, donnez sur papier un pseudo-code pour la routine `dechiffre`. Vous référencerez simplement le code de la question précédente par (*).
5. Complétez la routine `dechiffre` dans le fichier tp5_codage.asm, d'après le pseudo-code de la question précédente. Testez votre programme, en l'assemblant et en l'exécutant : quelle est la chaîne de caractères affichée?

6. Comment faire pour coder un message avec la clé fournie? Complétez le programme (tp5_codage.asm) pour tester votre proposition.

5.2 Entrées - sorties

EXERCICE 3 ► Saisie d'une chaîne de caractères

Récupérez tp5_chaine.asm. Le système d'exploitation du LC-3 fournit une interruption permettant d'afficher une chaîne de caractères (PUTS \equiv TRAP x22), mais on n'a pas la possibilité de saisir une chaîne de caractères. Le but est d'écrire une routine permettant cela. Vous complétez progressivement le programme fourni.

Listing 5.1 – tp5_chaine.asm

```

    .ORIG x3000
; Programme principal
    LEA R6,stackend ; initialisation du pointeur de pile
    ; *** A COMPLETER ***
5    HALT
; Pile
stack: .BLKW #32
stackend: .FILL #0
    .END

```

1. Avant de déclencher une interruption vers le système d'exploitation dans une routine, il est important de sauvegarder l'adresse de retour contenue dans R7. Pourquoi?
2. Écrivez une routine `saisie` permettant de saisir une chaîne de caractères au clavier, en rangeant les caractères lus à partir de l'adresse contenue dans R1. La saisie se termine lorsqu'un retour à la ligne (code ASCII 10)¹ est rencontré, et la chaîne de caractères doit être terminée par un caractère '\0' (de code ASCII 0).
3. Testez la routine en écrivant un programme qui affiche "Entrez une chaîne : ", effectue la saisie d'une chaîne en la rangeant à une adresse désignée par une étiquette `ch`, puis affiche "Vous avez tapé : " suivi de la chaîne qui a été saisie.

EXERCICE 4 ► Saisie d'un entier au clavier

Vous modifierez et complétez progressivement le fichier tp5_saisie.asm.

1. La routine `saisie` permet de lire un entier naturel en base 10 au clavier, et place l'entier lu dans R1. Modifiez-la pour qu'elle affiche « Entrez un entier naturel : » avant d'effectuer la saisie.
2. Complétez la routine `aff` de façon à ce qu'elle affiche autant d'étoiles « * » que l'entier naturel contenu dans R1 lors de son appel. Après avoir affiché R1 étoiles, la routine doit aussi afficher un retour à la ligne. Suivez les consignes données en commentaire dans le fichier.
3. Modifiez le programme principal `main` pour qu'il effectue la lecture d'un entier au clavier avec `saisie`, puis son affichage avec `aff`.
4. La routine `mul10` fournie permet de multiplier par 10 le contenu de R1. Mais, telle qu'elle vous est fournie, elle exécute 10 instructions : modifiez cette routine de façon à ce qu'elle exécute au plus 6 instructions, tout en calculant toujours le même résultat.
5. L'adresse de retour contenue dans R7 est sauvegardée et restaurée à l'aide de la pile dans `saisie` et `aff`, mais pas dans `mul10`. Pourquoi?

1. Dans une ancienne version du simulateur, le retour chariot (code ASCII 13) était utilisé, d'où la présence de ce code dans certains des exercices de TD : en tout cas, avec LOGISIM, c'est bien le retour à la ligne qui est lu quand on tape « Entrée. »

TP 6

Construisons le LC-3 - partie 1

Fichiers fournis : LC3_etu.circ, tp6_add_simple.mem

6.1 Le circuit LC-3

Récupérez le fichier LC3_etu.circ et ouvrez-le avec LOGISIM. Ce fichier contient une implémentation partielle du LC-3, dans laquelle seules les instructions ADD, AND, NOT sont câblées, même si d'autres infrastructures sont déjà en place pour plus tard.

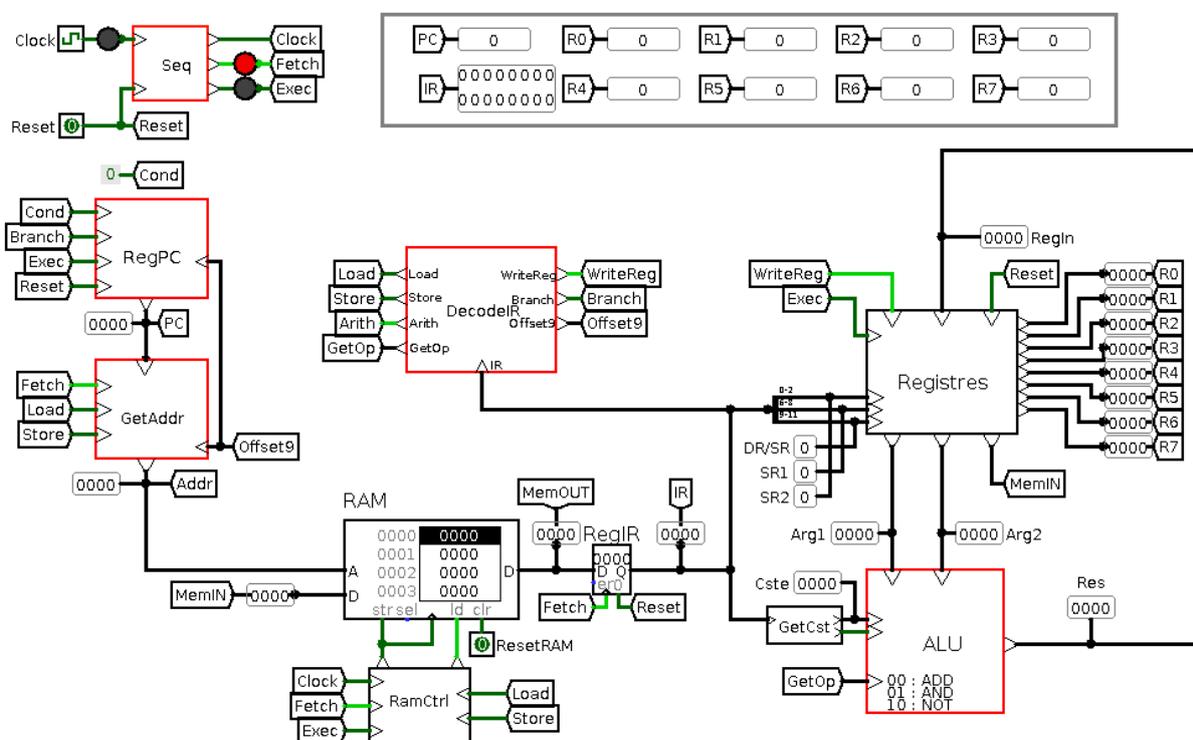


FIGURE 6.1 – Le circuit LC-3 fourni, onglet principal

Bref mode d'emploi. Pour simuler l'exécution de programmes LC-3 avec ce circuit :

- Entrez dans la RAM les octets d'un programme LC-3, d'une des trois manières suivantes :
 - En mode "Poke", on peut directement cliquer sur une case de la RAM et la remplir au clavier.
 - En faisant un clic-droit sur la RAM, on peut choisir "Edit Contents", ce qui ouvre un éditeur.
 - Le menu obtenu par un clic-droit sur la RAM propose aussi "Load Image" pour charger dans la RAM le contenu d'un fichier mémoire (voir ci-dessous).
- Pour faire avancer la simulation d'un programme, il faut changer l'état de l'horloge (Clock) du circuit (c'est-à-dire lui faire passer un front montant ou un front descendant) : vous pouvez soit cliquer sur le bouton d'horloge (en haut à gauche du circuit), soit envoyer un tic manuel *via* Ctrl1-T.
- Si vous souhaitez relancer l'exécution du programme (remettre PC à 0, et vider le banc de registres), mettez l'horloge Clock à son niveau bas, puis faites passer l'entrée Reset à 1, puis de nouveau à 0.

Fichier mémoire. Un fichier mémoire chargeable dans une RAM LOGISIM est un simple fichier texte dont la première ligne est `v2.0 raw`. Viennent ensuite les différents octets de la mémoire en hexadécimal. Voir la section “Memory Components” de la documentation LOGISIM pour plus de détails. Voici par exemple le contenu du fichier `tp6_add_simple.mem`:

```
v2.0 raw
5020 1025 5260 1266 1440
```

Ce programme correspond au code en langage d’assemblage contenu dans le fichier `tp6_add_simple.mem`:

Listing 6.1 – `tp6_add_simple.mem`

```

1      .ORIG x0000                                ; code hexa
2      AND R0,R0,0                                ; 5020
3      ADD R0,R0,5      ; R0 <- 5                ; 1025
4      AND R1,R1,0                                ; 5260
5      ADD R1,R1,6      ; R1 <- 6                ; 1266
6      ADD R2,R1,R0      ; R2 <- R1 + R0        ; 1440
7      .END

```

EXERCICE 1 ► Simulation d’un programme

Ouvrez le circuit `LC3_etu.circ`, puis récupérez le programme `tp6_add_simple.mem` sur la page du cours. Chargez-le dans la RAM et lancez sa simulation. Observez en particulier l’évolution des contenu des registres (PC, IR, R0, ..., R7).

EXERCICE 2 ► Cycle d’instruction

Placez vous dans le sous-circuit `Seq` (Figure 6.2), et expérimentez. Représenter les signaux `Clock`, `Fetch` et `Exec` sur un chronogramme, en supposant que `ClockOrig` est un signal créneau périodique. Que se passe-t-il quand `Reset` est activé, puis relâché un peu plus tard? Quel est le rôle joué par ce circuit dans cette implantation du LC-3?

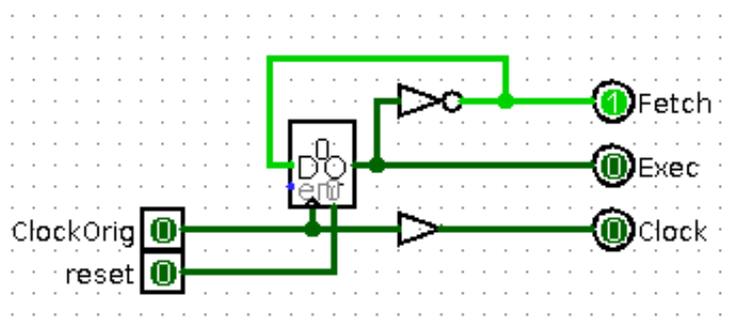


FIGURE 6.2 – Composant `Seq` du LC-3

6.2 L’unité arithmétique et logique

Placez-vous dans le module `ALU` (Figure 6.3), qui contient l’unité arithmétique et logique. Notez l’usage d’un multiplexeur, qui sélectionne parmi quatre entrées (dont une actuellement non affectée) en fonction d’un fil de contrôle sur 2 bits.

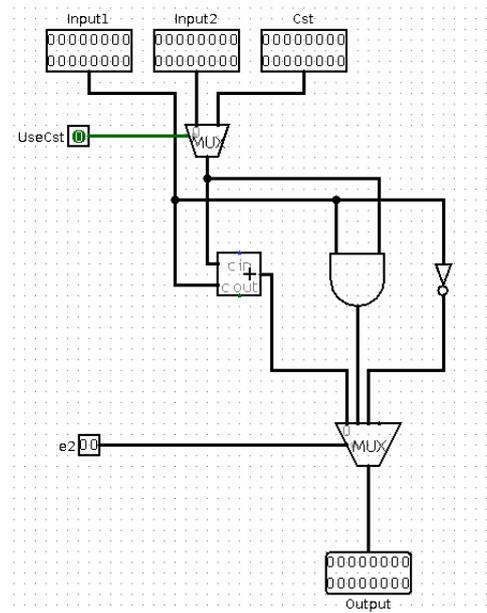


FIGURE 6.3 – Composant ALU du LC-3

EXERCICE 3 ► Valeurs de contrôle

Expérimentez différentes valeurs pour e_1 et e_2 . Quelles valeurs donner à e_1 et e_2 pour :

- obtenir en sortie le ET bit à bit de Input1 et Input2?
- obtenir l'addition de Input1 et Cst
- obtenir le NON bit à bit de Input1?

EXERCICE 4 ► Contrôle de l'ALU

Reprenez le jeu d'instructions du LC-3 (cf cours). Les opérands des instructions arithmétiques sont soit deux registres, soit un registre et une constante littérale.

- Comment sont différenciés les deux cas?
- Quels bits différencient les opcodes des instructions arithmétiques ADD, AND et NOT? Déduisez-en à quoi devront être branchés e_1 et les deux bits de e_2 dans le circuit complet.

6.3 Exécution des instructions arithmétiques

On suppose que vous avez ouvert le circuit `LC3_etu.circ`, puis chargé le programme `tp6_add_simple.mem` dans la RAM : servez vous de la simulation de ce programme pour répondre aux questions suivantes.

EXERCICE 5 ► Phase Fetch

1. En observant le module RegPC, expliquez comment est calculé $PC+1$. A quel instant $PC+1$ remplace PC?
2. Lors du cycle du chargement, comment une instruction est-elle chargée dans le registre RegIR?
3. Pour l'instant, on n'exécute que des instructions arithmétiques. Expliquez les valeurs de sorties produites par DecodeIR.

EXERCICE 6 ► Phase Exec

1. Observez le fonctionnement du module Registres : pourquoi utiliser trois ports de lecture? Dans quel cas sera utilisé le port de lecture OUT (SR) ?

2. En vous plaçant dans la phase exec de l'instruction `ADD R0,R0,5` (de code `x1025` en mémoire), expliquez comment est exécutée cette instruction. Comment les opérandes sources sont amenées à l'ALU? Comment le résultat de l'opération est rangé dans le registre destination? A quel instant le résultat est définitivement stocké?

EXERCICE 7 ► Chronogramme

En supposant que l'horloge générale `Clock` du circuit est un signal créneau périodique, représentez l'évolution de l'état du circuit sur un chronogramme au cours des cycles des deux premières instructions du programme `tp6_add_simple.mem`. Vous représenterez les signaux suivants : `Clock`, `Fetch`, `Exec`; les valeurs suivantes : `PC`, `IR`, `GetOp`, `R0`, `R1` sur la Figure 6.4.

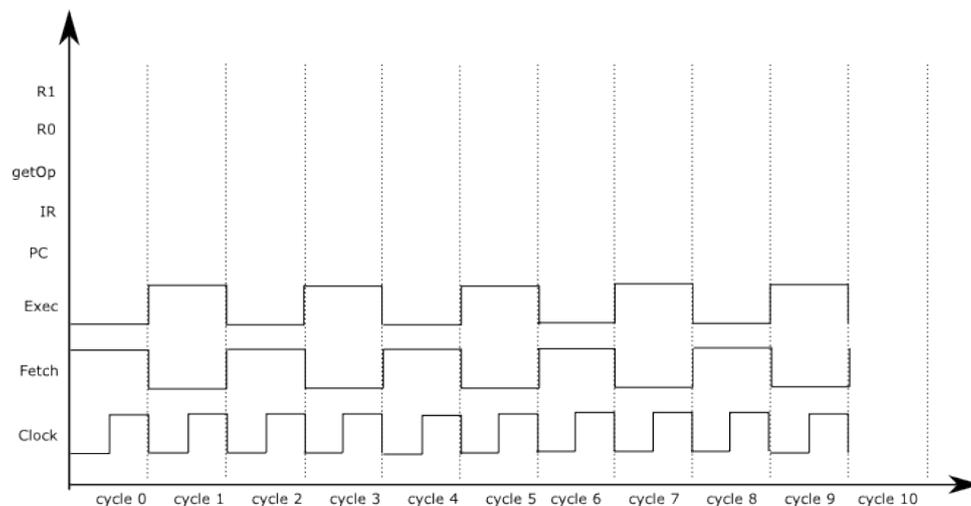


FIGURE 6.4 – Chronogramme pour AddSimple

6.4 Pour la suite...

EXERCICE 8 ► Un programme

Préparez un fichier `cst2007.mem` contenant les instructions en langage machine pour charger 2007 dans le registre `R1`. Pour cela utilisez soit un éditeur de texte séparé, soit l'éditeur hexadécimal intégré puis l'entrée de menu "Save Image". Simulez ce programme : que constatez-vous?

EXERCICE 9 ► Opcode LC-3

Construisez la table de vérité de toutes les instructions du LC-3 en fonction des 4 bits de l'opcode (cette table sera utile plus tard). Que pouvez-vous observer? Comment caractériser les instructions qui peuvent modifier des registres `R0`, ..., `R7`?

TP 7

Construisons le LC-3 - partie 2

On continue à compléter le fichier `LC3_etu.circ` déjà modifié lors du TP précédent.

7.1 Décodage des instructions

À l'issue de ce TP, la version simplifiée du processeur que nous allons construire permettra d'exécuter les instructions arithmétiques (ADD, AND, NOT), deux instructions d'accès direct à la mémoire (LD, ST) et une instruction de branchement (BR).

EXERCICE 1 ► Circuit DecodeIR

Les signaux de sortie du sous-circuit DecodeIR (Load, Store, Arith, GetOp, WriteEnable, Branch et Offset9) permettent d'activer correctement le chemin de données en fonction de la classe d'instruction à exécuter. Déterminez en fonction de `IR[13, 12]` (bits 13 et 12 du registre d'instruction) comment doivent être activés ces signaux. Complétez le sous-circuit DecodeIR. *N'oubliez pas Offset9!*

7.2 Instructions d'accès mémoire

Dans cette section on va ajouter les composants du circuit pour les instructions LD et ST.

EXERCICE 2 ► Programme de test

Écrivez en langage machine LC-3 un programme *de taille minimale* pour tester les instructions LD et ST : ce programme chargera deux entiers depuis les adresses $(5)_{10}$ et $(6)_{10}$ dans deux registres, puis rangera leur somme à l'adresse $(6)_{10}$. Vous utiliserez judicieusement PennSim pour traduire votre programme en langage machine chargeable dans la RAM du LC-3 de LOGISIM¹

EXERCICE 3 ► Implantation de LD

Dans cet exercice, on se concentre sur l'implantation de l'instruction LD.

1. Quelle action doit être effectuée dans le chemin de données du processeur lors de la phase d'exécution d'une instruction LD `DR, label`?
2. Lors de l'exécution d'une instruction LD, quel sous-circuit est chargé de placer la mémoire RAM en mode lecture?
3. L'unité GetAddr se charge de calculer l'adresse de la mémoire qui doit être accédée Addr dans la RAM. Au cours de la phase de Fetch, que doit valoir Addr? Même question au cours de la phase Exec d'une instruction LD.
4. Complétez à l'aide des signaux `Offset9`, `PC`, `Load`, `Store`, `Fetch` la formule valable pour l'exécution de toutes les instructions :

```
Si .....  
Alors Addr = PC  
Sinon Addr = .....
```

5. Complétez GetAddr de façon à ce que le circuit permette l'exécution de LD.
6. Au niveau du banc de registres, comment doit-être effectuée l'écriture dans DR de la donnée? *On vérifiera qu'il n'y a rien à mettre à jour à l'intérieur du composant Registers, mais par contre des modifications sont à faire dans le circuit principal pour bien amener la bonne donnée en entrée.*

1. Au passage, pourquoi peut-on utiliser ici le codage fourni par PennSim, qui stocke le programme à partir de l'adresse `x3000`, alors que notre circuit stocke le programme à partir de l'adresse `x0000`?

7. Expérimentez votre circuit en exécutant les trois premières instructions de votre programme de test.

EXERCICE 4 ► **Implantation de ST**

On se concentre à présent sur l'implantation de l'instruction ST.

1. Quelle action doit-elle être effectuée dans le chemin de données du processeur lors de la phase d'exécution d'une instruction ST `SR, label` ?
2. Comment la RAM est-elle placée en mode écriture lors de l'exécution d'un ST ?
3. Comment est calculée l'adresse de destination dans la RAM ?
4. Mettez à jour votre circuit au voisinage du banc de registres, si nécessaire.
5. Expérimentez votre circuit en exécutant l'instruction ST de votre programme de test.

7.3 Instructions de branchement et saut

Dans cette section on cherche à rajouter les composants du circuit pour l'instruction BR.

EXERCICE 5 ► **Programme de test**

Écrivez en langage machine LC-3 un programme qui permettra de tester BR.

EXERCICE 6 ► **Conditions d'activation - NZP**

On veut implanter le sous-circuit NZP. On rappelle que l'architecture du LC-3 spécifie trois drapeaux N, Z et P, qui indiquent respectivement si la dernière valeur chargée dans le banc de registres était strictement négative, nulle, ou strictement positive. Le circuit NZP contient un registre 3 bits (*falling edge triggered*) qui stocke l'état des drapeaux.

1. Écrivez, en fonction des 16 bits formant l'entrée IN du circuit (valeur à tester), les fonctions logiques donnant les valeurs que doivent prendre N, Z et P.
2. Quand doit-être mis à jour le registre 3 bits contenant l'état des drapeaux N, Z et P ?
3. La sortie Cond du sous-circuit prend la valeur 1 si, d'après les drapeaux N, Z et P, le BR en cours d'exécution doit provoquer un saut : donnez une formule pour Cond.
4. Complétez le sous-circuit NZP.
5. Modifiez le chemin de donnée du LC-3, de façon à ce que les drapeaux N, Z et P soient mis à jour : soit d'après MemOUT dans le cas de l'exécution d'une instruction de chargement mémoire (signal Load à 1), soit d'après la sortie Res de l'ALU dans tous les autres cas. *On fera attention au choix signal commandant l'écriture dans le registre (entrée Clock du composant NZP), qui ne peut être l'horloge du circuit, pourquoi ?*

EXERCICE 7 ► **Calcul de l'adresse de saut**

Il ne nous reste plus qu'à mettre à jour le calcul de la prochaine valeur du registre PC. Cela se passe dans le sous-circuit RegPC.

1. Quelle action doit effectuer une instruction BR `[n] [z] [p], label` durant la phase Exec ?
2. Complétez le sous-circuit RegPC, puis testez à l'aide de votre programme.
3. Que faudrait-il faire pour prendre en compte l'instruction JSR ?

Annexe A

Documentation

A.1 Références

Le logiciel LOGISIM que nous utilisons en TP pour les circuits est disponible sur la page :

<http://www.cburch.com/logisim/index.html>

C'est un outil à vocation pédagogique, qui permet de dessiner et de simuler des circuits logiques simples.

Le LC-3 est un processeur développé dans un but pédagogique par Yale N. Patt et J. Patel dans [*Introduction to Computing Systems : From Bits and Gates to C and Beyond*, McGraw-Hill, 2004]. Des sources et exécutables sont disponibles à l'adresse :

<http://higherred.mcgraw-hill.com/sites/0072467509/>

A.2 Mémos pour la programmation du LC3

Description du LC-3

La mémoire et les registres : La mémoire du LC-3 est organisée par mots de 16 bits, avec un adressage également de 16 bits (adresses de $(0000)_H$ à $(FFFF)_H$).

Le LC-3 comporte 8 registres généraux 16 bits : R0, ..., R7. R6 est réservé pour la gestion de la pile d'exécution, et R7 pour stocker l'adresse de retour des routines. Il comporte aussi des registres spécifiques 16 bits : PC (*Program Counter*), IR (*Instruction Register*), PSR (*Program Status Register*) qui regroupe plusieurs drapeaux.

Le PSR contient trois bits N, Z, P, indiquant si la dernière valeur (regardée comme le code d'un entier naturel en complément à 2 sur 16 bits) placée dans l'un des registres, R0, ..., R7 est négative strictement pour N, nulle pour Z, ou positive strictement pour P.

Les instructions :

syntaxe	action	NZP
NOT DR,SR	DR <- not SR	*
ADD DR,SR1,SR2	DR <- SR1 + SR2	*
ADD DR,SR1,Imm5	DR <- SR1 + SEXT(Imm5)	*
AND DR,SR1,SR2	DR <- SR1 and SR2	*
AND DR,SR1,Imm5	DR <- SR1 and SEXT(Imm5)	*
LEA DR,label	DR <- PC + SEXT(PCoffset9)	*
LD DR,label	DR <- mem[PC + SEXT(PCoffset9)]	*
ST SR,label	mem[PC + SEXT(PCoffset9)] <- SR	
LDR DR,BaseR,Offset6	DR <- mem[BaseR + SEXT(Offset6)]	*
STR SR,BaseR,Offset6	mem[BaseR + SEXT(Offset6)] <- SR	
BR[n][z][p] label	Si (cond) PC <- PC + SEXT(PCoffset9)	
NOP	No Operation	
RET	PC <- R7	
JSR label	R7 <- PC; PC <- PC + SEXT(PCoffset11)	

Directives d'assemblage :

.ORIG adresse	Spécifie l'adresse à laquelle doit commencer le bloc d'instructions qui suit.
.END	Termine un bloc d'instructions.
.FILL valeur	Réserve un mot de 16 bits et le remplit avec la valeur constante donnée en paramètre.
.BLKW nombre	Cette directive réserve le nombre de mots de 16 bits passé en paramètre.
;	Les commentaires commencent par un point-virgule.

Les interruptions prédéfinies : TRAP permet de mettre en place des *appels système*, chacun identifié par une constante sur 8 bits, gérés par le système d'exploitation du LC-3. On peut les appeler à l'aide des macros indiquées ci-dessous.

instruction	macro	description
TRAP x00	HALT	termine un programme (rend la main à l'OS)
TRAP x20	GETC	lit au clavier un caractère ASCII et le place dans R0
TRAP x21	OUT	écrit à l'écran le caractère ASCII placé dans R0
TRAP x22	PUTS	écrit à l'écran la chaîne de caractères pointée par R0
TRAP x23	IN	lit au clavier un caractère ASCII, l'écrit à l'écran, et le place dans R0

Constantes : Les constantes entières écrites en hexadécimal sont précédées d'un x (en décimal elles peuvent être précédées d'un # optionnel) ; elles peuvent apparaître comme paramètre : des instructions du LC3 (opérandes immédiats, attention à la taille des paramètres), des directives .ORIG, .FILL et .BLKW.

Codage des instructions LC3

On donne ici un tableau récapitulatif du codage des instructions LC3.

syntaxe	action	NZP	codage																
			opcode				arguments												
			F	E	D	C	B	A	9	8	7	6	5	4	3	2	1	0	
NOT DR,SR	DR ← not SR	*	1	0	0	1		DR		SR				1 1 1 1 1 1					
ADD DR,SR1,SR2	DR ← SR1 + SR2	*	0	0	0	1		DR		SR1		0	0 0		SR2				
ADD DR,SR1,Imm5	DR ← SR1 + SEXT(Imm5)	*	0	0	0	1		DR		SR1		1	Imm5						
AND DR,SR1,SR2	DR ← SR1 and SR2	*	0	1	0	1		DR		SR1		0	0 0		SR2				
AND DR,SR1,Imm5	DR ← SR1 and SEXT(Imm5)	*	0	1	0	1		DR		SR1		1	Imm5						
LEA DR,label	DR ← PC + SEXT(PCOffset9)	*	1	1	1	0		DR		PCOffset9									
LD DR,label	DR ← mem[PC + SEXT(PCOffset9)]	*	0	0	1	0		DR		PCOffset9									
ST SR,label	mem[PC + SEXT(PCOffset9)] ← SR		0	0	1	1		SR		PCOffset9									
LDR DR,BaseR,Offset6	DR ← mem[BaseR + SEXT(Offset6)]	*	0	1	1	0		DR		BaseR			Offset6						
STR SR,BaseR,Offset6	mem[BaseR + SEXT(Offset6)] ← SR		0	1	1	1		SR		BaseR			Offset6						
BR[n][z][p] label	Si (cond) PC ← PC + SEXT(PCOffset9)		0 0 0 0					n	z	p	PCOffset9								
NOP	No Operation		0 0 0 0					0	0	0	0 0 0 0 0 0 0 0								
RET	PC ← R7		1 1 0 0					0 0 0		1 1 1			0 0 0 0 0 0						
JSR label	R7 ← PC; PC ← PC + SEXT(PCOffset11)		0 1 0 0					1	PCOffset11										

Traduction de programmes en langage d'assemblage

Il vous est demandé de toujours commencer par écrire un pseudo-code pour le programme ou la routine demandé, en faisant apparaître les registres que vous allez utiliser pour effectuer vos calculs, et en ajoutant tous les commentaires utiles. Vous traduirez ensuite votre pseudo-code vers le langage d'assemblage du LC3 en utilisant les règles de traduction suivantes.

Traduction d'un « bloc if » : On suppose que la condition d'entrée dans le bloc consiste simplement en la comparaison du résultat d'une expression arithmétique e à 0. Dans ce qui suit, cmp désigne une relation de comparaison : <, ≤, =, ≠, ≥, >. On note !cmp la relation contraire de la relation cmp, traduite dans la syntaxe des bits nzp de l'instruction BR. Si par exemple cmp est <, alors BR!cmp désigne BRpz (pour « positive or zero »).

```

/* En pseudo-code */
if e cmp 0 {
    corps du bloc
}

; En langage d'assemblage du LC3
evaluation de e
BR!cmp endif ; branchement sur la sortie du bloc
corps du bloc
endif:

```

Traduction d'un bloc « if-else » : On ajoute simplement un label else.

```

/* En pseudo-code */
if e cmp 0 {
    corps du bloc 1
}
else {
    corps du bloc 2
}

; En langage d'assemblage du LC3
evaluation de e
BR!cmp else ; branchement sur le bloc else
corps du bloc 1
BR endif ; branchement sur la sortie du bloc
else:
corps du bloc 2
endif:

```

Traduction d'une « boucle while » :

```
/* En pseudo-code */           ; En langage d'assemblage du LC3
while e cmp 0 {                 loop:
  corps de boucle              evaluation de e
                                BR!cmp endloop ; branchement sur la sortie de boucle
                                corps de boucle
                                BR loop       ; branchement inconditionnel
                                endloop:
```

Quelques « astuces » à connaître :

- Initialisation d'un registre à 0 : AND Ri,Ri,#0
- Initialisation d'un registre à une constante n (représentable en complément à 2 sur 5 bits) :
AND Ri,Ri,#0
ADD Ri,Ri,n
- Calcul de l'opposé d'un entier (on calcule le complément à 2 de Rj dans Ri) :
NOT Ri,Rj
ADD Ri,Ri,#1
- Multiplication par 2 de Rj, résultat dans Ri : ADD Ri,Rj,Rj
- Copie du contenu de Rj dans Ri : ADD Ri,Rj,#0