

Instructions

- Durée 1 heure.
- Lisez bien toutes les questions.
- **Tout votre code sera déposé dans le même fichier sur TOMUSS.**
- Tout document interdit, pas de navigateur web.

Exercice 1

Un décalage gauche (resp. droite) d'un mot binaire décale tous les bits d'une position vers la gauche (resp. droite), le bit de poids fort (resp. faible) est supprimé et un 0 est inséré à la place du bit de poids faible (resp. fort).

Une rotation gauche (resp. droite) d'un mot binaire décale tous les bits d'une position vers la gauche (resp. droite), le bit de poids fort (resp. faible) remplace le bit de poids faible (resp. fort).

Proposez un circuit comportant une entrée de contrôle 2 bits, une entrée de données 8 bits et une sortie de données 8 bits réalisant un décalage gauche si le contrôle vaut 00, un décalage droite si le contrôle vaut 01, une rotation gauche si le contrôle vaut 10 et une rotation droite si le contrôle vaut 11. **Vous n'utiliserez pas le composant *Shifter* de LogiSim.**

Exercice 2

Pour cet exercice, **les circuits sont à réaliser avec des portes NAND seulement** (vous avez cependant le droit d'utiliser des portes d'entrances variées).

- Proposez un circuit réalisant un multiplexeur comportant une entrée de contrôle 1 bit, deux entrées de données 1 bit et une sortie 1 bit.
- Proposez un circuit réalisant un multiplexeur comportant une entrée de contrôle 1 bit, deux entrées de données 4 bits et une sortie 4 bits.
- Proposez un circuit réalisant un full-adder, c'est-à-dire un circuit prenant en **entrées** deux bits a_1 et b_1 , une retenue entrante r_0 et ayant en **sorties** un bit s_1 représentant la somme de a_1 et b_1 ainsi qu'un bit représentant la retenue générée r_1 .
- Proposez un circuit réalisant, à l'aide des full-adders que vous avez réalisés à la question précédente, la somme de deux entiers codés sur 4 bits.

Exercice 3

Pour cet exercice, **le circuit est à réaliser avec l'afficheur Hex Digit, les peignes, des bascules D edge-triggered et des portes AND, OR et NOT seulement.**

On cherche à réaliser un circuit séquentiel incrémentant ou décrémentant sa sortie selon ses entrées de contrôle.

Proposez un circuit avec deux entrées de contrôle 1 bit I et D et une sortie 3 bits :

- Si $I = 1$, le circuit doit incrémenter (+1) sa sortie, plafonnée à 7.
- Si $D = 1$, le circuit doit décrémenter (-1) sa sortie, limitée à 0.
- Si $D = 0$ et $I = 0$ ou $D = 1$ et $D = 1$, la sortie du circuit ne change pas.