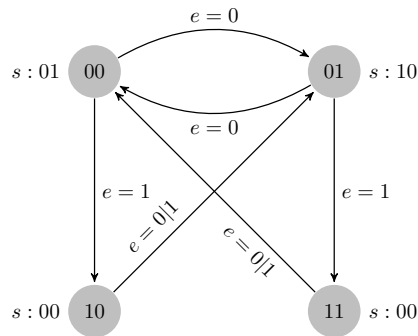


TD 5

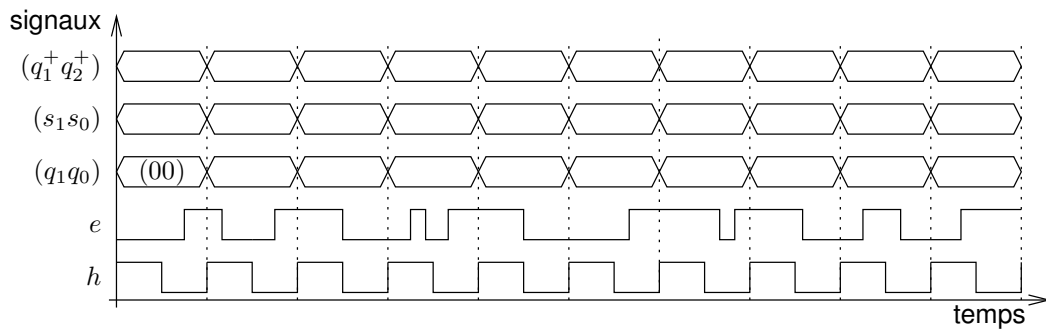
Circuits séquentiels

Exercice 1 : Génération d'un circuit séquentiel

On considère l'automate fini séquentiel ci-dessous. Le circuit séquentiel correspondant reçoit un signal d'horloge h , prend une entrée e , et produit une sortie $s = (s_1 s_0)$. Il comporte 2 bascules flip-flops, régies par le front montant de l'horloge h , qui stockent l'état courant $(q_1 q_0)$ du circuit. La fonction de transition du circuit est la fonction f telle que $(q_1^+, q_0^+) = f(q_1, q_0, e)$. La fonction de sortie g est telle que $s = g(q_1, q_0)$.



1) Complétez le chronogramme suivant.



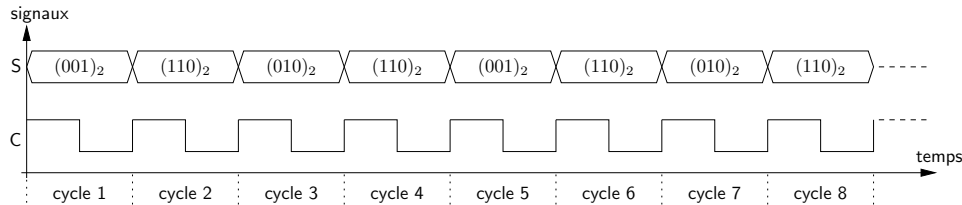
2) Complétez la table de vérité suivante.

q_1	q_0	e	q_1^+	q_0^+	s_1	s_0
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				

- 3) Exprimez q_1^+ et q_0^+ en fonction de q_1 , q_0 et e par des expressions booléennes.
- 4) Exprimez s_1 et s_2 en fonction de q_1 et q_0 par des expressions booléennes.
- 5) Donnez un circuit séquentiel implantant l'automate fini étudié.

Exercice 2 : Un générateur de séquence simple

On souhaite mettre au point un circuit séquentiel permettant de générer la séquence de valeurs $(001)_2$, $(110)_2$, $(010)_2$, $(110)_2$, et la répéter de façon périodique. On note $S = (s_2, s_1, s_0)$ la sortie du circuit. Un chronogramme représentant l'évolution de la valeur de S au cours du temps sera par exemple le suivant :



Pour concevoir ce circuit séquentiel, on va le modéliser à l'aide d'un automate fini séquentiel.

1) Quatre états sont suffisants pour réaliser l'automate fini demandé : pourquoi?

Comme quatre états sont suffisants, on utilise un registre (à base de bascules flip-flops) à 2 bits pour le stockage de l'état courant $Q = (q_1, q_0)$ du circuit séquentiel. On choisit la correspondance suivante entre chacun des états de l'automate et sa sortie.

état Q	sortie S
00	001
01	110
10	010
11	110

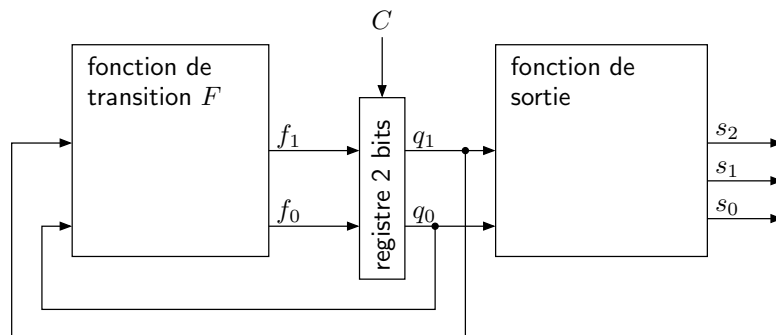
- 1) Donnez une représentation graphique de l'automate fini demandé (graphique comportant les états et les transitions de l'automate).
- 2) Soit F la fonction de transition de l'automate : donnez la table de vérité de $F(Q)$ en fonction de Q . Complétez pour cela le tableau de vérité suivant :

Q		$F(Q)$	
q_1	q_0	f_1	f_0
⋮	⋮	⋮	⋮

- 3) Exprimez f_1 et f_0 en fonction de q_1 et de q_0 à l'aide de formules booléennes simples.
- 4) Complétez la table de vérité de s_2 , s_1 et s_0 en fonction de q_1 et q_0 .

Q		$S(Q)$		
q_1	q_0	s_2	s_1	s_0
⋮	⋮	⋮	⋮	⋮

- 5) Exprimez s_2 , s_1 et s_0 en fonction de q_1 et q_0 à l'aide de formules booléennes simples.
- 6) Complétez le circuit ci-dessous, afin d'obtenir le circuit séquentiel demandé.



- 7) Sur un chronogramme, représenter l'évolution de Q , $F(Q)$ et $S(Q)$ sur 8 cycles d'horloge, en supposant que l'état initial est $Q = (0, 0)$.

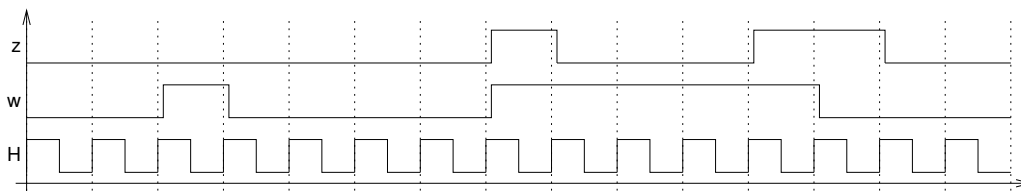
Exercice 3 : Détection de séquences spécifiques

On souhaite implanter un circuit séquentiel qui reconnaît deux séquences spécifiques quand celles-ci sont reçues à l'entrée w . Ces séquences consistent en quatre 1 consécutifs ou quatre 0 consécutifs. Le circuit possède une sortie z sur laquelle il génère le signal suivant :

- z prend la valeur 1 sur un cycle si lors des quatre cycles précédents w a conservé la valeur 1, ou a conservé la valeur 0;

— sinon, z prend la valeur 0.

Le chronogramme suivant illustre le fonctionnement du circuit (H désigne le signal d'horloge) :

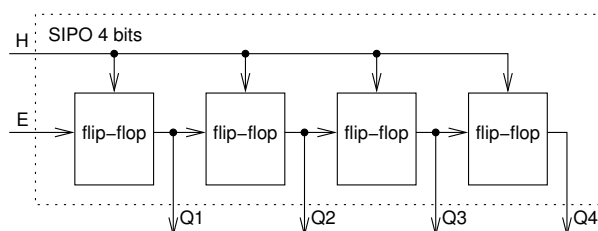


Partie 1 : Avec un automate séquentiel classique

- 1) Donnez un automate fini séquentiel permettant de modéliser le circuit demandé. Vous choisirez un codage (simple et logique) des états de l'automate, et vous indiquerez la valeur de la sortie z dans chacun des états de l'automate. Établissez la table de transition de l'automate en encodant les états en binaire, puis la table de vérité pour la sortie z en fonction de l'état courant.
- 2) Exprimez la fonction de sortie, c'est à dire z en fonction de l'état courant (q_3, q_2, q_1, q_0) , par une formule booléenne.
- 3) Combien de termes comportent les formes normales disjonctives pour chaque fonction partielle de la fonction de transition $F : (q_3, q_2, q_1, q_0) \mapsto (F_3, F_2, F_1, F_0)$? Est-ce la bonne façon de concevoir notre circuit?

Partie 2 : Avec des registres à décalage

Au lieu d'implanter le circuit considéré sous la forme d'un automate, on va essayer d'utiliser un registre à décalage.



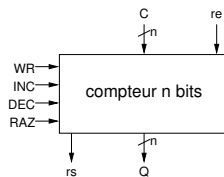
Un registre à décalage est un registre de taille fixe, fabriqué à l'aide de bascules flip-flops, dans lequel les bits sont décalés à fin de cycle de l'horloge H . On considère un registre de type SIPO (serial in, parallel out) : l'entrée est en série et la sortie est en parallèle.

Prenons l'exemple d'une suite de 4 bits, 1101. Le fait que l'entrée soit en série signifie qu'on utilise un seul fil pour insérer l'entrée dans le registre : on envoie 1, suivi de 0, puis de 1, et encore de 1 sur l'entrée E . La sortie en parallèle permet de récupérer plusieurs bits en même temps. Donc, pour cet exemple après 4 périodes de l'horloge du circuit on a 4 fils qui renvoient chacun un bit : $Q_1 = 1, Q_2 = 1, Q_3 = 0, Q_4 = 1$. Il peut être intéressant de dessiner un chronogramme pour illustrer cela.

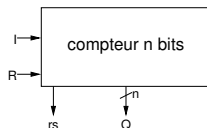
- 1) Proposez un circuit utilisant un registre à décalage pour détecter une suite de quatre 1 ou de quatre 0, comme dans la première partie de l'exercice. Vous vérifierez le bon fonctionnement de votre circuit à l'aide d'un chronogramme, en prenant pour séquence d'entrée : 0, 0, 1, 0, 0, 0, 1, 1, 1, 1, 0, 0 (c'est le signal d'entrée w du chronogramme de la partie 1).

Exercice 4 : Circuit compteur

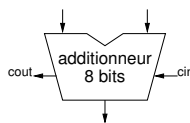
Un compteur se présente, vu de l'extérieur, comme un registre de mémorisation particulier auquel on adjoint, en plus de la fonction d'écriture, les fonctions d'incrément, de décrémentation et de mise à zéro. Ces fonctions sont mises en œuvre par les signaux correspondants : INC, DEC, RAZ, ECR. Lorsqu'aucun de ces signaux n'est activé, le compteur reste à sa valeur courante. Le code mémorisé par un compteur est celui d'un nombre entier naturel, et l'incrément le remplace par le nombre suivant, la décrémentation par le précédent.



Pour simplifier, on n’étudiera que l’incrémentation et la mise à zéro. On appelle Q le compte courant (code sortant) de taille 8 bits (compteur modulo 2^8), R le signal de mise à 0, et I le signal d’incrément. On suppose que R est prioritaire sur I. Un signal de sortie supplémentaire rs devra indiquer si Q est maximum ($2^8 - 1$), et l’incrément dans ce cas remettra le compte à zéro (compteur modulo 2^8).



- 1) Interprétez en termes d’actions (incrémenter, mettre à zéro, laisser tel quel) les combinaisons de valeurs des signaux R et I. Caractérisez chaque action par une expression logique en R et I, vraie seulement pour cette action. Formalisez chaque action par l’expression algorithmique de l’évolution de Q que cette action doit provoquer.
- 2) Le vecteur de 8 signaux Q code un entier naturel. Sa mémorisation nécessite un registre : sortie Q, entrée D, commande d’écriture W, horloge C. Exprimez W en fonction de R et I.
- 3) Supposons que R ou I est activé. Donnez une expression algorithmique de $N(D)$ en fonction de Q et de R, comme une fonction de sélection.
- 4) En plus du registre 8 bits déjà décrit, on dispose d’un multiplexeur 2×8 vers 8, dont le signal de sélection est s. On dispose également d’un additionneur 8 bits, avec retenue entrant cin (pour *carry in*) et retenue sortante cout (pour *carry out*).

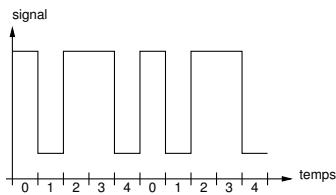


Dans le circuit séquentiel demandé, on suppose que l’additionneur opère de tout façon sur Q à chaque cycle d’horloge. Quelles entrées doivent être données à l’additionneur, et que doit-on faire de sa sortie. Précisez également comment vous comptez utiliser le multiplexeur; donnez le code de sélection que vous choisissez et exprimez s en fonction de R et I.

- 5) Proposez un circuit séquentiel implantant le compteur demandé, en laissant pour l’instant de côté le signal de sortie rs.
- 6) Complétez votre circuit en prenant en compte la sortie rs. Ajouter également une entrée re, telle que le fonctionnement du circuit reste inchangé, si ce n’est que le compteur est maintenant incrémenté uniquement si $\bar{R} \cdot I \cdot re$.
- 7) Proposez un chronogramme pour illustrer le fonctionnement du compteur de la question précédente. Vous supposerez que l’entrée re est maintenue à 1, que R est maintenue à 0, et que I est activé à chaque cycle. Au « cycle 0 » du chronogramme, vous supposerez que $N(Q)=253$, et vous complétez le chronogramme sur 7 cycles : représentez en particulier les valeurs de $N(Q)$ et de rs.
- 8) Comment fabriquer un compteur 16 bits à partir de deux compteurs 8 bits? On appelle Q0 les 8 bits de poids faible du compteur, et Q1 les 8 bits de poids forts; on appelle ri la retenue qui se propage d’un compteur 8 bits à l’autre. Illustrer le fonctionnement du compteur 16 bits à l’aide d’un chronogramme et des valeurs initiales des compteurs bien choisies : représentez en particulier les valeurs de $N(Q0)$, ri, $N(Q1)$ et $N(Q)$.

Exercice 5 : Génération d’un signal périodique

Un circuit séquentiel est dépourvu d’entrée, et possède une sortie s sur laquelle il génère le signal périodique suivant : la valeur 1 est émise pendant une période de l’horloge du circuit, puis 0 est produite pendant la période suivante. Ensuite, le signal passe à 1 pendant deux périodes de l’horloge et à nouveau à 0 pendant la période suivante. Enfin, le signal est répété à partir de la première étape pour commencer un nouveau cycle.



- 1) Déterminez le nombre d'états nécessaires pour concevoir un automate réalisant le circuit séquentiel décrit. Donnez une correspondance entre les états de l'automate, et la sortie s du circuit. Finalement, établir la table de transition de l'automate.
- 2) Exprimez la fonction de transition sous forme de formules booléennes (d_2 , d_2 et d_0 en fonction de q_0 , q_1 et q_2), ainsi que la fonction de sortie (s en fonction de q_0 , q_1 et q_2)
- 3) Proposez un circuit séquentiel implantant l'automate mis au point.
- 4) La période du signal généré devant être de 50 ns, quelle doit être la fréquence de l'horloge du circuit construit ci-dessus?

Exercice 6 : Addition séquentielle

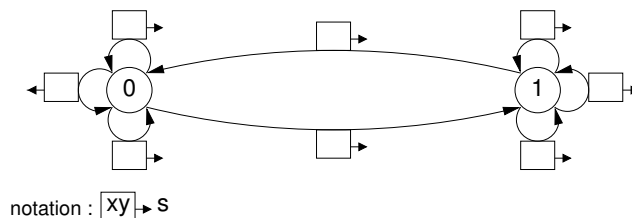
On veut mettre au point un circuit séquentiel pour effectuer une addition binaire en séquentiel; en n cycles d'horloge l'addition $(s_{n-1} \dots s_1 s_0)_2 = (x_{n-1} \dots x_1 x_0)_2 + (y_{n-1} \dots y_1 y_0)_2$. Au cycle i ($n - 1 \geq i \geq 0$) :

- l'état courant du circuit est donné par la valeur de la retenue c_i (on suppose $c_0 = 0$);
- $s_i = x_i + y_i + c_i \pmod 2$;
- la nouvelle valeur de la retenue à propager c_{i+1} est telle que : $x_i + y_i + c_i = 2 \times c_{i+1} + s_i$.

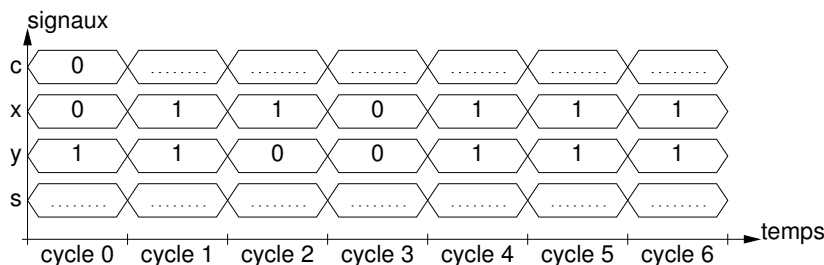
Dans la suite, on s'intéresse essentiellement à ce qui se passe à un cycle i quelconque, donc on oublie les indices : c désigne l'état courant du circuit, c^+ l'état suivant, x et y sont les deux bits à additionner (entrées), s est le résultat de l'addition au rang i (sortie).

La fonction $(x, y, c) \mapsto c^+$ est la fonction de transition du circuit, et la fonction $(x, y, c) \mapsto s$ est la fonction de sortie.

- 1) Complétez la représentation graphique de l'automate fini séquentiel pour le circuit séquentiel demandé, en indiquant les valeurs prises par la fonction de sortie.



- 2) Complétez le chronogramme suivant.



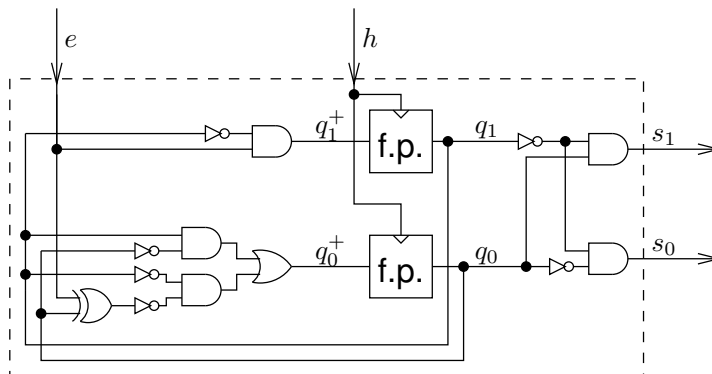
- 3) Complétez le tableau suivant :

c	x	y	s	c ⁺
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

- 4) Montrez (en justifiant) que $s = x \oplus y \oplus c$.
- 5) En partant de la forme norme disjonctive pour s , montrez (en justifiant) que $c^+ = (x \oplus y)c + xy$.
- 6) Déduisez des questions précédentes un circuit implantant un additionneur séquentiel.

Exercice 7 : Analyse d'un circuit séquentiel

On considère le circuit séquentiel ci-dessous. Ce circuit reçoit un signal d'horloge h , prend une entrée e , et produit une sortie $s = (s_1 s_0)$. Il comporte 2 bascules flip-flops, régies par le front montant de l'horloge h , qui stockent l'état courant $(q_1 q_0)$ du circuit.



La fonction de transition du circuit est la fonction f telle que $(q_1^+, q_0^+) = f(q_1, q_0, e)$. La fonction de sortie g est telle que $s = g(q_1, q_0)$.

- 1) Exprimez q_1^+ et q_0^+ en fonction de q_1, q_0 et e par des expressions booléennes.
- 2) Exprimez s_1 et s_2 en fonction de q_1 et q_0 par des expressions booléennes.
- 3) Complétez la table de vérité suivante.

q_1	q_0	e	q_1^+	q_0^+	s_1	s_0
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				

- 4) Représentez le comportement du circuit sous la forme d'un automate fini séquentiel. Indiquez bien sur chaque flèche indiquant une transition la valeur de e provoquant cette transition, ainsi que la valeur de la sortie s pour chaque état.
- 5) Complétez le chronogramme suivant.

