TD 1

Vue d'ensemble de l'ordinateur

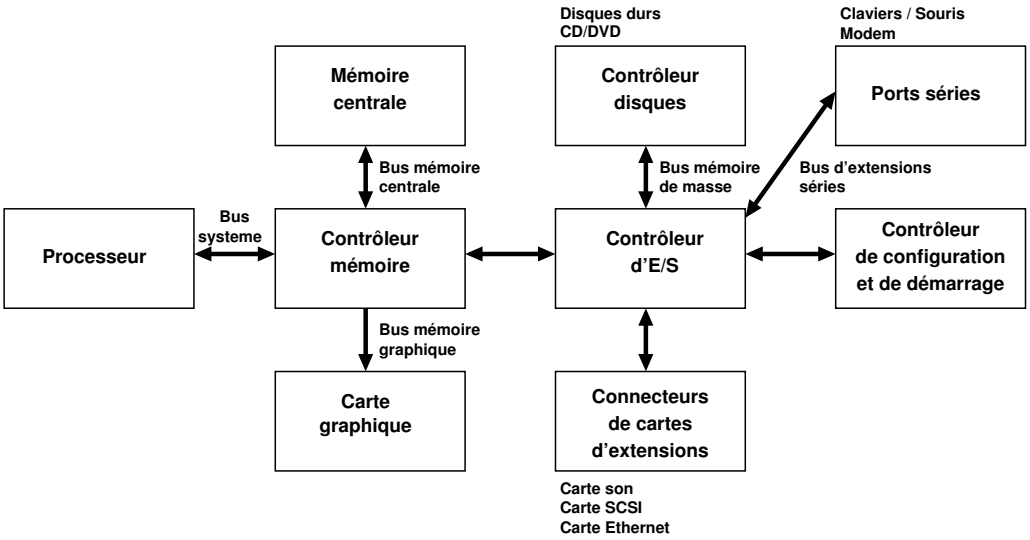
Exercice 1 : Petits calculs autour d'une carte mère

Les tailles des mémoires sont des puissances de deux ou des multiples de telles puissances. On utilise parfois les préfixes SI en leur associant la puissance de 2 la plus proche : par exemple 1024 octets est souvent abusivement noté 1 ko, bien que 1 ko = 1000 o… La norme CEI-60027-2 définie des *préfixes binaires* pour éviter la confusion :

préfixe standardisé	symbole standardisé	puissance de 2	puissance de 10 la plus proche
tébi	Ti	2^{40}	10^{12} = T
gibi	Gi	2^{30}	10^{9} = G
mébi	Mi	2^{20}	10^{6} = M
kibi	ki	2^{10}	10^{3} = k

Ainsi, 1024 octets = 1 kibi-octet = 1 kio. On utilisera ces préfixes binaires par la suite.

La *carte mère* d'un PC regroupe des fonctionnalités de base d'un ordinateur : processeur, mémoire centrale et gestion des E/S.



Partie 1 : Bande passante d'un bus

La bande passante d'un bus, aussi appelée débit crête, est la quantité de données pouvant circuler sur ce bus par unité de temps. Sur la carte mère d'un PC, le bus reliant le processeur au contrôleur mémoire est le bus système, souvent appelé *Front Side Bus* (FSB). Supposons ici que le FSB d'un certain ordinateur est capable d'assurer le transfert de 8 octets à la fréquence de 400 MHz.

Un contrôleur mémoire prend à sa charge les échanges entre le processeur et la mémoire centrale, entre le processeur et le contrôleur d'E/S, et entre le processeur et la mémoire vidéo. Le contrôleur mémoire peut en outre mettre en place un accès direct entre le contrôleur d'E/S et la mémoire centrale ou la mémoire vidéo (accès DMA pour *Direct Memory Access*) : le contrôleur d'E/S pourra par exemple transférer directement des données d'un périphérique à la mémoire vidéo sans qu'elles transitent par le processeur.

1) Quelle est la bande passante du bus FSB considéré exprimée en Go/s ? Rappelons que 1 Go = 10^9 o.

2) Quelle est la bande passante du bus FSB considérée exprimée en Gio/s ? Rappelons que 1 Gio = 2^{30} o.

3) Supposons que le bus mémoire centrale permet le transfert de mots de 32 bits à la fréquence de 266 MHz. Quelle est la bande passante du bus mémoire centrale en Go/s ?

4) Que penser de la différence de bande passante entre le bus de la mémoire centrale et celle du FSB ?

Partie 2 : Lecture d'un film

Un film est lu à partir d'un disque dur, connecté via le bus IDE au contrôleur de disque. Le film est non-compressé, et constitué d'une succession d'images de 512 × 384 pixels en 256 couleurs. On suppose que le défilement des images se fait en 24 images par seconde.

1) Quels sont les bus utilisés pour le transfert ?

2) Quel est le débit (en Mo/s) requis pour le transfert du film du disque dur à la mémoire vidéo ?

3) Supposons que le bus de la mémoire vidéo a une bande passante identique à celle du bus de la mémoire centrale. Quelle est la part (en pourcentage) de la bande passante du bus de la mémoire vidéo consommée par la lecture du film ?

Exercice 2 : Taille de la mémoire centrale

Supposons que la mémoire centrale d'un certain ordinateur soit adressée octet par octet.

1) Si les adresses sont codées sur 32 bits, quelle est la capacité maximale de la mémoire, exprimée en Mio et en Gio ?

Exercice 3 : Circuits mémoires

Sur la carte mère d'un certain ordinateur, on trouve :

— un processeur 8 bits, ce qui implique que la mémoire est adressée octet par octet, et que le processeur peut lire et écrire des mots de 8 bits en mémoire centrale ;

— un bus système, dont le bus d'adresses est d'une largeur de 24 bits ;

— un certain nombre de circuits mémoire 8 bits, chacun d'une capacité de 512 Kio.

1) Quelle est la largeur, en nombre de bits, du bus de données ?

2) En supposant que le bus d'adresses ne sert à adresser que la mémoire centrale de l'ordinateur, combien de circuits mémoire sont présents sur la carte mère ?

Exercice 4 : Taille du bus, volume de mémoire centrale

Sur un certain ordinateur, on suppose que le bus entre le processeur et la mémoire centrale comporte 32 fils d'adresse.

1. Si à chaque adresse de la mémoire centrale correspond un octet :
   (a) Quel est le nombre d'octets adressables ?
   (b) Quelle est la taille maximale de la mémoire ? Exprimez votre réponse en octet puis en Gio.
   (c) Combien de fils de donnée doit comporter le bus ?
2. Si à chaque adresse correspond un mot de 32 bits :
   (a) Quel est le nombre de mots adressables ?
   (b) Quelle est la taille maximale de la mémoire ? Exprimez votre réponse en octet puis en Gio.
   (c) Combien de fils de donnée doit comporter le bus ?

Exercice 5 : Langage machine

On se place sur un processeur hypothétique, qui accède à une mémoire centrale dans laquelle la taille d'une case mémoire est de 2 octets. Ce processeur dispose des registres suivants :

— **IR**, le registre d'instruction ;

— **PC**, le compteur de programme ;

— **A** (comme accumulateur), un registre temporaire pour le stockage du résultat des opérations.

Les instructions sont codées comme suit :

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
opcode				adresse											

On détaille les instructions suivantes :

mnémonique	opcode		opération réalisée
LOAD	$(0001)_2$	$(1)_H$	charger le mot dont l'adresse est donnée dans **A**
STORE	$(0010)_2$	$(2)_H$	stocker le mot contenu dans **A** à l'adresse donnée
ADD	$(0101)_2$	$(5)_H$	ajouter l'entier naturel à l'adresse donnée à **A**.

1) Combien d'instructions, suivant le codage indiqué ci-dessus, peut compter le jeu d'instruction ?

2) Quel est le nombre maximal d'adresses auxquelles une telle instruction peut faire référence ?

3) On considère le morceau de programme suivant, écrit en « langage d'assemblage » :

LOAD $(130)_H$
ADD $(131)_H$
ADD $(132)_H$
STORE $(133)_H$

Que fait ce programme ?

4) Traduisez ce programme en langage machine, et représentez le dans la mémoire centrale en plaçant la première instruction à l'adresse $(100)_H$.

5) On suppose que le contenu des cases mémoires $(130)_H$ à $(133)_H$ est initialement le suivant :

$(130)_H$	$(0002)_H$
$(131)_H$	$(0003)_H$
$(132)_H$	$(0001)_H$
$(133)_H$	$(0022)_H$

Représentez le contenu des cases mémoires $(130)_H$ à $(133)_H$, ainsi que celui des registres **PC**, **IR** et **A** après l'exécution de chacune des instructions considérées.

6) Proposez un morceau de programme pour échanger le contenu des cases mémoires $(130)_H$ et $(131)_H$. Écrivez votre proposition en langage d'assemblage.